




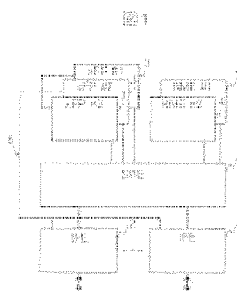


**PACKET COMMUNICATION EQUIPMENT****Publication number:** JP2004135106 (A)**Publication date:** 2004-04-30**Inventor(s):** MORIWAKI NORIHIKO; WAKAYAMA KOJI**Applicant(s):** HITACHI LTD**Classification:**- **international:** *H04L12/56*; *H04L12/56*; (IPC1-7): H04L12/56- **European:** H04L12/56S5A; H04L12/56S11**Application number:** JP20020298227 20021011**Priority number(s):** JP20020298227 20021011**Also published as:** JP4023281 (B2) US2004071142 (A1) US2004071142 (A1) US7298752 (B2) US7298752 (B2)Abstract of **JP 2004135106 (A)**

**PROBLEM TO BE SOLVED:** To provide highly reliable packet communication equipment to which a function can flexibly be added.



---

Data supplied from the *esp@cenet* database — Worldwide



(19) 日本国特許庁 (JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-135106

(P2004-135106A)

(43) 公開日 平成16年4月30日 (2004.4.30)

(51) Int.Cl.<sup>7</sup>

H04L 12/56

F I

H04L 12/56

F

テーマコード (参考)

5K030

審査請求 未請求 請求項の数 19 O L (全 23 頁)

(21) 出願番号 特願2002-298227 (P2002-298227)  
 (22) 出願日 平成14年10月11日 (2002.10.11)

(特許庁注：以下のものは登録商標)  
 イーサネット

(71) 出願人 000005108  
 株式会社日立製作所  
 東京都千代田区神田駿河台四丁目6番地  
 (74) 代理人 100075096  
 弁理士 作田 康夫  
 (72) 発明者 森脇 紀彦  
 東京都国分寺市東恋ヶ窪一丁目280番地  
 株式会社日立製作所中央研究所内  
 (72) 発明者 若山 浩二  
 東京都国分寺市東恋ヶ窪一丁目280番地  
 株式会社日立製作所中央研究所内  
 Fターム(参考) 5K030 GA04 HA08 HD03 KA05 KA13  
 KX04 LB05

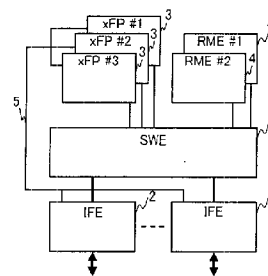
(54) 【発明の名称】 パケット通信装置

## (57) 【要約】

【課題】機能追加が柔軟に可能でかつ信頼性の高いパケット通信装置を提供する。

【解決手段】パケット通信装置は、複数のインタフェースエレメント (IFE) 2、複数のIFE 2を接続して、スイッチングを行うスイッチエレメント (SWE) 1、および、ルーティングマネージャエレメント (RME) 4より構成され、各種高機能処理を行う機能拡張パケット処理部 (xFP) 3は必要機能に応じて搭載可能な構成とする。インタフェースエレメント (IFE) 2と機能拡張パケット処理部 (xFP) 3は論理バスを用いて接続し、論理バスの障害時には、スイッチエレメント (SWE) 1を経由して、インタフェースエレメント (IFE) 2と機能拡張パケット処理部 (xFP) 3の接続が可能となるように、論理バス上のデータ形式は、スイッチエレメント (SWE) 1を通過するデータ形式と同一とし、インタフェースエレメント (IFE) 2には、論理バスもしくはスイッチエレメント (SWE) 1のどちらかに対して、データを選択的に送受信可能とする選択回路を設ける。

図1





**【特許請求の範囲】****【請求項 1】**

入力パケットを受け取る複数の回線インタフェースと、  
入力パケットの転送経路を決定するルーティングマネージャと、  
上記複数の回線インタフェースと第 1 の接続経路を介して接続されるクロスバスイッチと、  
上記複数の回線インタフェースと第 2 の接続経路を介して接続される高機能パケット処理部と、  
上記入力パケットが高機能処理を必要とするか否かを決定するための、高機能処理判定部を有し、  
上記高機能処理判定部の決定に基づいて、上記入力パケットの少なくとも一部を上記高機能パケット処理部に転送する通信装置。

10

**【請求項 2】**

上記高機能処理判定部は、上記複数の回線インタフェースの各回線インタフェースに付属する請求項 1 記載の通信装置。

**【請求項 3】**

上記高機能処理判定部にて、高機能が必要でないと判定されたパケットは、直接、前記クロスバスイッチに転送され、  
高機能が必要と判定された前記入力パケットは、上記高機能パケット処理部に転送されて処理が行われ、再び、もとの回線インタフェースに返送された後、前記クロスバスイッチに転送されることを特徴とする請求項 1 または 2 記載の通信装置。

20

**【請求項 4】**

上記複数の回線インタフェースの各回線インタフェースは、レイヤ 2 処理機能を有し、  
上記高機能パケット処理部は上位レイヤの処理機能を有する請求項 1 から 3 のうちのいずれかに記載の通信装置。

**【請求項 5】**

上記高機能パケット処理部は必要機能に応じて搭載可能な構成とする請求項 1 から 4 のうちのいずれかに記載の通信装置。

**【請求項 6】**

上記高機能パケット処理部として、第 1 の機能を有する第 1 の高機能パケット処理部と、第 2 の機能を有する第 2 の高機能パケット処理部を備える請求項 1 から 5 のうちのいずれかに記載の通信装置。

30

**【請求項 7】**

上記第 1 の接続経路と第 2 の接続経路のデータ形式は同一とし、  
上記第 2 の接続経路の障害時には、上記第 1 の接続経路により上記クロスバスイッチを経由して回線インタフェースと高機能パケット処理部の接続を可能とし、  
上記回線インタフェースは、第 1 及び第 2 の接続経路のどちらかに対して、データを選択的に送受信可能とする選択回路を有する請求項 1 から 6 のうちのいずれかに記載の通信装置。

**【請求項 8】**

上記高機能パケット処理部として、同一の機能を有する高機能パケット処理部を複数備える請求項 1 から 7 のうちのいずれかに記載の通信装置。

40

**【請求項 9】**

上記高機能パケット処理部は、上記複数の回線インタフェースと第 2 の接続経路を介して接続される第 2 のクロスバスイッチを有し、  
上記第 2 のクロスバスイッチと上記クロスバスイッチは、共通のスロットに接続可能であり、  
上記回線インターフェイスは、上記第 2 のクロスバスイッチとクロスバスイッチのいずれかに上記入力パケットを振り分ける振り分け機能を有する請求項 1 から 8 のうちのいずれかに記載の通信装置。

50



**【請求項 10】**

上記高機能パケット処理部は、スロットに脱着可能なモジュールとして構成される請求項 1 から 9 のうちのいずれかに記載の通信装置。

**【請求項 11】**

上記高機能パケット処理部は、スロットに接続され、自らもスロットを有する第 1 のモジュールと、該第 1 のモジュールのスロットに接続される第 2 のモジュールを有する請求項 10 記載の通信装置。

**【請求項 12】**

複数の回線インタフェースと、

上記複数の回線インタフェースと接続されるクロスバスイッチと、

上記複数の回線インタフェースと接続される高機能ユニットを接続するための複数のスロットと、を有し

上記複数の回線インタフェースの各回線インタフェースは、レイヤ 2 処理機能および、入力パケットが高機能処理を必要とするか否かを決定するための、高機能処理判定機能を有し、

上記高機能処理判定機能にて、高機能が必要でないと判定されたパケットは、直接、前記クロスバスイッチに転送され、高機能が必要と判定された前記入力パケットは、該当機能に対応する上記高機能ユニットに転送されて上位レイヤの処理が行われ、再び、もとの回線インタフェースに返送された後で、前記クロスバスイッチに転送されることを特徴とする、パケット通信装置。

**【請求項 13】**

上記複数のスロットは同一の形状であり、かつ、機能の異なる複数種類の高機能ユニットが接続可能に構成される請求項 12 記載のパケット通信装置。

**【請求項 14】**

上記複数のスロットに、同一の機能の高機能ユニットが複数接続された場合、当該複数の高機能ユニットに負荷を分散する負荷分散部を有する請求項 13 記載のパケット通信装置。

**【請求項 15】**

上記負荷分散部は、上記入力パケットの必要とする処理の種類を判定するヘッダ解析・機能判定部と、

上記入力パケットの、送信 IP アドレスと宛先 IP アドレスの組合せをベースとしたフロー情報をキーにしたハッシュ処理を行うための、ハッシュテーブルと、上記判定の結果および上記ハッシュ処理の結果に基づいて、入力パケットを所定の上記高機能ユニットに振分ける宛先ヘッダ生成・付与部と、

を有する請求項 14 記載のパケット通信装置。

**【請求項 16】**

上記負荷分散部は、上記入力パケットの必要とする処理の種類を判定するヘッダ解析・機能判定部と、

フロー毎のシーケンスナンバを管理するとともに、フロー毎の IP パケットに対してシーケンスナンバの生成を行うシーケンスナンバ発生部と、

入力パケットを、機能毎に、上記複数の高機能ユニット間に巡回的に振分けを行うための宛先ヘッダ付与・生成部とを有し、

さらに、上記パケット通信装置は、上記高機能ユニットにより処理が施された入力パケットの、パケット順序の再構成を行うヘッダ抽出解析を有する請求項 14 記載のパケット通信装置。

**【請求項 17】**

上記負荷分散部は、上記入力パケットの必要とする処理の種類を判定するヘッダ解析・機能判定部と、

上記各高機能ユニット毎の負荷状態を管理し、上記ヘッダ解析・機能判定部から上記入力パケットの必要とする処理の通知を受け、当該処理を行う高機能ユニットが複数搭載され

10

20

30

40

50



ている場合には、最も負荷の軽い、あるいは、所定値よりも負荷の軽い高機能ユニットを選択する負荷状態管理部と、  
上記負荷状態管理部で選択された高機能ユニットに該当する装置内ヘッダをパケットに付与する宛先ヘッダ付与・生成部と、  
を有する請求項14記載のパケット通信装置。

【請求項18】

パケット通信装置であって、  
複数の回線インタフェースと、上記複数の回線インタフェースと接続されるクロスバススイッチと、上記複数の回線インタフェースと接続される複数の高機能パケット処理部とを有し、

10

上記複数の回線インタフェースの各回線インタフェースは、レイヤ2処理機能および、入力パケットが高機能処理を必要とするか否かを決定するための、高機能処理判定機能を有し、

上記高機能処理判定機能にて、高機能が必要でないと判定されたパケットは、直接、前記クロスバススイッチに転送され、高機能が必要と判定された前記入力パケットは、該当機能に対応する高機能パケット処理部のいずれかに転送されて上位レイヤの処理が行われ、再び、もとの回線インタフェースに返送された後で、前記クロスバススイッチに転送されることを特徴とする、パケット通信装置。

【請求項19】

パケットスイッチであって、  
複数の回線インタフェースと、上記複数の回線インタフェースと接続されるクロスバススイッチと、上記複数の回線インタフェースと接続される複数の高機能パケット処理部とを有し、

20

上記複数の回線インタフェースの各回線インタフェースは、レイヤ2処理機能および、入力パケットが高機能処理を必要とするか否かを決定するための、高機能処理判定機能およびパケット待機バッファを有し、

上記高機能処理判定機能にて、高機能が必要でないと判定されたパケットは、直接、前記クロスバススイッチに転送され、高機能が必要と判定された前記入力パケットのパケットヘッダは、前記複数の高機能パケット処理部のいずれかに転送され、高機能処理が必要と判定された前記入力パケットのパケットデータは、前記パケット待機バッファに格納され、前記高機能パケット処理部により上位レイヤ処理が終了した前記パケットヘッダは、もとの回線インタフェースに返送された後、前記パケット待機バッファに格納されているパケットデータと併せて、前記クロスバススイッチに転送されることを特徴とする、パケットスイッチ。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、イーサネット（登録商標）などのレイヤ2フレーム、IP（Internet Protocol）などのレイヤ3パケット、および更に上位レイヤのデータパケットに対してルーティング／フォワーディングを行うためのパケットデータ通信装置に関する。

40

【0002】

【従来の技術】

【非特許文献1】

Hitchcock Review Vol. 49 (2000), No. 4

【非特許文献2】

USP 6905725

【特許文献1】

特開2002-64542号

近年、インターネットをはじめとするデータトラヒックは急激に増加している。また、従

50



来専用線を使用して行なわれていたトランザクション処理など、高品質で、高信頼のサービスをインターネットインフラ上で行おうとする動きも見られている。これに対応するため、伝送路だけでなく、パケットデータ通信装置の大容量化、高速化、高信頼化が必要とされる。さらに、今後は新たなルーティングプロトコルや新たなサービスに迅速に対応するために、あるいは、必要機能を簡単に追加可能とするために、パケットデータ通信装置には機能面での柔軟性が求められる。レイヤ3処理をおこなうパケットデータ通信装置の一例としては、ルータ装置がある。特に高性能なルータ装置は、ルーティング処理およびフォワーディング処理をハード化し高速化を図っているものが多い。ハードウェアルータの構造としては、非特許文献1 非特許文献1に開示されているものがある。

図2に、非特許が開示するハードウェアルータの概要を示す。ネットワークインタフェース811を持つ複数のルーティングプロセッサ801は、クロスバスイッチ800にて相互に接続される。各ルーティングプロセッサ801は転送制御部812、ルーティング制御部813、ルーティングテーブル815、およびパケットバッファ815より構成されている。ネットワークインタフェース811を通じて入力されたIPパケットは、転送制御部812にて、パケットのヘッダ部分が切り出され、ルーティング処理部813にてハードウェアによるルート検索が行われる。ルーティングテーブル815には、宛先IPアドレスに応じた出力先情報や、セキュリティ向けのフィルタリング情報や、QoS (Quality of Service) の情報がエントリされている。検索処理の終了したIPパケットは、パケットバッファ815に入力されて、他のルーティングプロセッサ801間での出力競合制御が行われた後、クロスバスイッチ800を通じて所望の出力ポートへと出力される。また、ルーティングマネージャ802には、ルーティングプロトコルが実装されており、接続されている他のルータとルーティング情報の送受を行い、各IPパケットの転送経路を決定する。決定した転送経路は、ルーティングプロセッサ801内のルーティングテーブル815へ反映される。このように、本構成は、ルーティング処理部およびパケットバッファが分散されている構造を取っている。

#### 【0003】

また、ハードウェアルータ構成の別の例としては、USP 6905725 (非特許文献2)に開示されているものがある。

図3に非特許文献2が開示するハードウェアルータの概要を示す。入力ポート901を通じて入力されたIPパケットは入力スイッチ902を通じてバッファメモリ903に格納される。入力スイッチ902においてIPパケットからは、宛先IPアドレスなどのKEY情報904がコントローラ905に入力される。コントローラ905においては、パケット毎の宛先検索処理が行われた後、この結果 (RESULT906) を出力スイッチ907に送信する。出力スイッチ907では、RESULT906をもとにして、バッファメモリ903に蓄えられたIPパケットを該当の出力ポート908に読み出す。このように、本構成は、ルーティング処理部およびパケットバッファが集中配備されている構造を取っている。

特開2002-64542号 (特許文献1)には、入力回線インタフェースで、ラベル化パケットとIPパケットの判定処理を行い、判定結果に基づいてIPヘッダをフォワーディングエンジンに送って処理させるものが開示されているが、当該処理のスケラビリティについては配慮されていなかった。

#### 【0004】

##### 【発明が解決しようとする課題】

非特許文献1で示したスイッチは、ルーティング機能および転送機能が分散配備されているため、処理能力のスケラビリティが高い。しかし、非特許文献1で示されている構成においては、転送制御部とルーティング制御部が密に結合され、同一のルーティングプロセッサ部に搭載されている。これらがハードウェアで実現されていることを考えると、新たなルーティングプロトコルや、新たなサービスに迅速に対応するためには、それぞれに応じたハードウェアの作り直しを余儀なくされる。つまり、新機能の追加が容易に行える構造にはなっていない。

10

20

30

40

50



また、非特許文献2で示したスイッチは、ルーティング機能および転送機能が集中配備されているため、バッファメモリの使用効率が良く、装置をコンパクトに構成できる特徴を持つ。しかし、本方式を用いて構成を大規模化した場合には、ルーティング機能および転送機能のそれぞれの処理がネックになりやすく、スケーラビリティの点では劣る構成といえる。また、機能追加の柔軟性の点に関しては、本方式はルーティング機能と転送機能は分離されているものの、新たなプロトコルに対応するためにはルーティングハードウェアの作り直しが必須である。また、本方式は、上位レイヤパケットに対してのサービスが行える構成とはなっていない。

そこで、本発明の目的は、機能追加が柔軟に可能なパケット通信装置を提供することである。より具体的には、レイヤ2の単純転送機能のみにより、最小サブセット構成のパケット通信装置をベースモデルとして提供可能とすることである。また、機能拡張性、アップグレードビリティを実現するために、上位レイヤ処理や、高機能サービスなどの機能をベースモデルに追加可能な、パケット通信装置を提供することである。さらに、同一機能の必要性能に応じて、性能のエンハンスおよびアップグレードが容易に行えるような性能スケーラビリティを有するパケット通信装置を提供することである。

#### 【0005】

##### 【課題を解決するための手段】

パケット通信装置は、基本スイッチエレメント、基本パケット転送部、機能拡張パケット処理部、および、ルーティング・マネージャより構成される。基本パケット転送部は、レイヤ2の単純転送機能を持つ。機能拡張パケット処理部は、レイヤ3以上の上位レイヤ処理および、各種サービスに応じた機能処理を行うものであり、必要に応じてベースとなるパケット通信装置に搭載する。つまり、最もシンプルな構成では、機能拡張パケット処理部は搭載されない。ルーティング・マネージャ内で処理されるルーティング情報は必要に応じて機能拡張パケット処理部に展開される。基本パケット転送部は、入力パケットに対して、これが、レイヤ2の単純転送を要求するものなのか、各種高機能を要求するものなのかを判定し、また、各種高機能を要求するものに対してはこのパケットが、該当する機能拡張パケット処理部で処理されるような転送先判定を行う。

より具体的には、機能拡張パケット処理部において、ヘッダの処理のみ要求されるものに対しては、ヘッダのみを機能拡張パケット処理部に転送し、また、一連のフローを構成する複数のパケットを組み立てて上位レイヤで処理すべきものについては、パケット全体を機能拡張パケット処理部に転送するための転送制御機能を有する。

本発明の好ましい態様では、入力パケットを受け取る複数の回線インタフェースと、入力パケットの転送経路を決定するルーティングマネージャと、複数の回線インタフェースと第1の接続経路を介して接続されるクロスバススイッチと、複数の回線インタフェースと第2の接続経路を介して接続される高機能パケット処理部と、入力パケットが高機能処理を必要とするか否かを決定するための、高機能処理判定部を有し、高機能処理判定部の決定に基づいて、入力パケットの少なくとも一部を上記高機能パケット処理部に転送する。高機能モジュールへの接続のために、データバス（第1の接続経路）と異なり、クロスバススイッチを経由しない第2の接続経路を用いることにより、主信号データとの干渉を防ぐことができる。これらの接続経路は、バス構成、あるいは、1対1接続とすることができる。

さらに、第1の接続経路により第2の接続経路を冗長化することができる。このとき、基本パケット転送部から機能拡張パケット処理部に転送されるヘッダもしくはパケットの形式は、基本パケット転送部から基本スイッチエレメントに転送するパケットの形式と同一とする。基本パケット転送部から機能拡張パケット処理部に転送されるバスに障害が発生した場合には、ヘッダもしくはパケットを、スイッチエレメントを経由して、機能拡張パケット処理部に転送するための、転送経路切替機能を有する。また、機能拡張パケット処理部の処理能力が不足した場合には、同種の機能拡張パケット処理部を追加搭載し、基本パケット転送部において負荷分散を行うための機能を有する。基本パケット転送部においては、負荷分散をおこなうため、（1）宛先IPアドレスに基づくHASH関数振

10

20

30

40

50



分け機能、(2)巡回選択振分け機能および順序逆転防止機能、もしくは(3)各機能拡張パケット処理部の負荷観測に基づく、負荷分散機能および順序逆転防止機能、のいずれかの機能を有する。

#### 【0006】

また、別の構成のパケット通信装置は、基本スイッチエレメント、基本パケット転送部、機能拡張スイッチエレメント、および、ルーティング・マネージャより構成される。機能拡張スイッチエレメントは、レイヤ3以上の上位レイヤ処理および、各種サービスに応じた機能処理、更にはスイッチング処理を行うものであり、必要に応じてベースとなるパケット通信装置に搭載する。機能拡張スイッチエレメントを搭載しない構成であってもよい。ルーティング・マネージャ内で処理されるルーティング情報は必要に応じて機能拡張スイッチエレメントに展開される。基本パケット転送部は、入力パケットに対して、これが、レイヤ2の単純転送を要求するものなのか、各種高機能を要求するものなのかを判定し、また、各種高機能を要求するものに対してはこのパケットが、該当する機能拡張スイッチエレメントで処理されるような転送先判定手段をもつ。基本スイッチエレメントはパッファリング手段をもたない単純クロスバススイッチで構成されるのに対して、機能拡張スイッチエレメントは、各基本パケット転送部からのパケットに対して高機能処理の順番待ちを行うための、待ち合わせ入力バッファを有し、さらに、高機能処理終了後のパケットに対して、これを、所望の基本パケット転送部に対して振分け行い、出力競合の吸収を行うための出力バッファを有する。機能拡張スイッチエレメントの処理能力が不足した場合には、同種の機能拡張スイッチエレメントを追加搭載し、基本パケット転送部において負荷分散を行うための機能を有する。基本パケット転送部においては、負荷分散をおこなうため、(1)宛先IPアドレスに基づくHASH関数振分け機能、(2)巡回選択振分け機能および順序逆転防止機能、もしくは(3)各機能拡張パケット処理部の負荷観測に基づく、負荷分散機能および順序逆転防止機能、のいずれかの機能を有する。

本発明の他の形態では、複数の回線インタフェースと、複数の回線インタフェースと接続されるクロスバススイッチと、複数の回線インタフェースと接続される高機能ユニットを接続するための複数のスロットと、を有し、複数の回線インタフェースの各回線インタフェースは、レイヤ2処理機能および、入力パケットが高機能処理を必要とするか否かを決定するための、高機能処理判定機能を有し、高機能処理判定機能にて、高機能が必要でないとして判定されたパケットは、直接、前記クロスバススイッチに転送され、高機能が必要と判定された入力パケットは、該当機能に対応する高機能ユニットに転送されて上位レイヤの処理が行われ、再び、もとの回線インタフェースに返送された後で、前記クロスバススイッチに転送されることを特徴とする。本形態によれば、高機能ユニットを必要に応じ増設・削減することが可能である。また、必要な機能のみを追加し、必要でない機能は削減することもでき、機能毎のスケラビリティを持たせることができる。このような、高機能ユニットの増減に伴い、上述した負荷分散機能を併用することが望ましい。

#### 【0007】

##### 【発明の実施の形態】

本発明によるパケット通信装置の実施例を説明する。

図1に本発明のパケット通信装置の全体構成を示す。このパケット通信装置は、複数のインタフェースエレメント(I F E)2、各種高機能処理を行う機能拡張パケット処理部(X F P)3、複数のI F E2を接続して、スイッチングを行うスイッチエレメント(S W E)1、および、ルーティングマネージャエレメント(R M E)4より構成される。R M E4では、装置の管理およびR I P、O S P F等のルーティングプロトコルにより、接続される他の装置との間経路情報がやりとりされ、収集・登録される。I F E2とX F Pとは論理バス5を用いて接続され、A n y セオ A n yの通信が可能な構成とする。

図4を用いて、まず、I F E2の機能ブロックについて説明する。I F E2の入力側は、ネットワークインタフェース21、レイヤ2中継処理部22、入力側転送処理部23、パケットバッファ24、S W E I / F 25および、X F P I / F 26より構成される。装置に入力されたフレームは、まず、ネットワークインタフェース21にて、物理層処理が行



われる。イーサネットの場合にはMAC (Media Access Control) 層の処理が行われる。その後、レイヤ2中継処理部22にて、フレーム内にある宛先アドレス、送信元アドレス、VID (VLAN ID)、FDB (Forwarding Database) などを利用して、判定作業が行われる。この判定作業により、宛先のMACアドレスの目的出力ポートを特定する。

その後、入力側転送処理部23にて、入力フレーム(レイヤ3ではパケットと呼ばれる)に対して、高機能処理をするか否かの判定を行う。入力側転送処理部23は、高機能処理判定部231、パケット処理/ヘッダ処理識別部232、宛先×F Pヘッダ付与部233、ヘッダ抽出・解析部234、および、待合せバッファ235により構成される。まず、入力されたパケットは、パケットのヘッダを識別することにより高機能処理判定部231にて、高機能処理が必要か否かの判定が行われる。高機能処理が必要とされないパケット(フレーム)については、その後の処理をバイパスしてパケットバッファ24に送信される。高機能処理判定部231にて、高機能処理が必要と判定されたパケットについては、パケット処理/ヘッダ処理識別部232にて、高機能処理がパケットのヘッダのみを必要とするか、パケット全体を必要とするかを判定する。パケットヘッダのみを必要とする場合には、ヘッダのみが宛先×F Pヘッダ付与部233に送信され、パケットデータは待合せバッファ235にて、ヘッダの処理が終了するまで待機する。パケット全体を必要とする場合には、これを宛先×F Pヘッダ付与部233に送信する。宛先×F Pヘッダ付与部233においては、パケットヘッダもしくはパケット全体が所望の高機能に対応した×F P 3に送信されるように、宛先×F P 3のヘッダが付与され、その後、×F P I/F 26を通して、出力される。所望の×F P 3にて、高機能処理を施されたパケットヘッダもしくはパケット全体は、ヘッダ抽出・解析部234に入力される。ヘッダ抽出・解析部234に入力されたデータは、×F P 3で付与されたヘッダに基づき、これが、パケットヘッダもしくはパケット全体であるかの識別がなされ、パケット全体である場合には、これを次段のパケットバッファ24に送信される。また、パケットヘッダである場合には、これを、待合せバッファ+ヘッダ付与部235に送信し、待ちあわせを行っているパケットデータと結合した後に、パケットバッファ24に送信する。パケットバッファ24に入力されるパケットは、キューイングされて、他のI F E 2との間での出力競合制御を行った後に、S W E I/F 25を通してS W E 1へ出力される。

図5を用いて、次にレイヤ2パケット転送の例を示す。I F E 2-1に入力されるパケット60は、データ部61とヘッダ部62より構成される。I F E 2内のレイヤ2中継処理部22にて宛先のS W E 1のポートを取得し、その後入力側転送処理部23にて、高機能処理が不要と判定されると、パケットは装置内部ヘッダ60Hに従って、所望の出力I F E (本例の場合、I F E 2-n)へと転送される。

図6は本発明の他のパケット通信装置の構成例を示すブロック図である。装置の適用先によって、全く高機能処理が必要とされず、単純なレイヤ2処理機能のみ必要とされる場合には、×F P 3を搭載しない図6に示すようなベースモデルでの運用が可能となる。

図23を用いてI F E 2の出力側の機能ブロックについて説明する。I F E 2の出力側の機能ブロックとしては、S W E I/F 25、パケットバッファ27、出力側転送処理部28、および、ネットワークインタフェース21より構成される。S W E 1から転送されたパケットは、S W E I/F 25を通してパケットバッファ27に入力される。S W E 1でのパケット転送形態がセル形式、つまり、固定長の複数パケット形式で行われる場合には、パケットバッファ27にて元の可変長パケットへの再構成が行われる。また、パケットバッファ27においては、品質クラス別の応じた優先出力制御が行われる場合もある。パケットバッファ27から出力されたパケット(レイヤ3パケットの場合)は、出力側転送処理部28にて、次に転送する宛先に向けてヘッダの書き換えが行われる。具体的には、宛先MACアドレスをネクストホップ(NeXt Hop)と呼ばれるMACアドレスに書き換える。ネクストホップ(NeXt Hop)MACアドレスは、宛先までの次の経路にあるルータ(スイッチ)のMACアドレスである。その後、パケットはネットワークインタフェース21を通じて出力回線から次の宛先に向けて出力される。

10

20

30

40

50



図 7～図 10 を用いて、次に、レイヤ 3 パケット転送の例を示す。

図 7 において、I F E 2-1 に入力されたパケット 70 は、データ部 71 とヘッダ部 72 より構成されている。I F E 2-1 内の入力側転送処理部 23 にて、レイヤ 3 処理が必要であると判定されると、パケットからはヘッダ部分 72 のみを取り出され、レイヤ 3 処理専用の X F P 3-1 へと送信される。また、データ部分 71 は待ちあわせバッファ 235 にて X F P からのヘッダの受信を待つ。ヘッダ部分 74 には X F P 3-1 に向けた内部ヘッダ 72 H が付与され、この情報をもとに、X F P 3-1 に到達する。レイヤ 3 処理向け X F P 3 A の構成を図 10 に示す。X F P 3-1 に入力されたヘッダ 72 は、ヘッダ抽出・付与部 31 にて、ヘッダが取り出され、ルーティング処理部にて、宛先ポート検索、フィルタリング、Q O S などの処理が行われる。

10

図 8 は本発明のパケット通信装置の構成例を示すブロック図である。

図 9 は本発明のパケット通信装置の構成例を示すブロック図である。

図 10 本発明のパケット通信装置の機能拡張パケット処理部 (X F P) の構成例を示すブロック図である。

各 I P アドレスに対しての処理内容はルーティングテーブル 33 に格納されている。ルーティング処理部 32 により得られた情報を含むヘッダ 74 はヘッダ抽出・処理部 31 にて、図 8 に示すように、出力元の I F E 2 (本例では I F E 2-1) に返送されるように内部ヘッダ 74 H が付与される。出力元の I F E 2 (本例では I F E 2-1) に到着したヘッダ 74 は図 9 に示すように、待ちあわせバッファ 235 で待機しているデータ部 71 と組合せて、さらに、所望の出力 I F E を示す装置内部ヘッダ 70 H を付与した後、S W E 1 経

20

図 11～図 14 を用いて、次に、上位レイヤパケット転送の例を示す。

図 11 において、I F E 2-1 に入力されたパケット 80 は、データ部 81 とヘッダ部 82 より構成されている。I F E 2-1 内の入力側転送処理部 23 にて、上位レイヤ処理が必要であると判定されると、パケット 80 全体は、上位レイヤ処理専用の X F P 3 (本例では X F P 3-2) へと送信される。パケット 80 には X F P 3-2 に向けた装置内部ヘッダ 82 H が付与され、この情報をもとに、パケット 80 は X F P 3-2 に到達する。上位レイヤ処理向け X F P 3-2 の構成例を図 14 に示す。X F P 3-2 に入力されたパケ

30

ット 80 は、バス変換部 34 にて、P C I バスなどの汎用バスにて、ネットワークプロセス (N P) 37、もしくは、マイクロプロセスユニット (M P U) 36 に転送され、所望の上位レイヤ処理が行われる。

図 12 に示すように、上位レイヤ処理後のパケットには、パケットヘッダ 83 および出力元の I F E 2 (本例では I F E 2-1) に返送されるように内部ヘッダ 83 H が付与される。

図 13 に示すように、出力元の I F E 2 (本例では I F E 2-1) に到着したパケット 80 は、所望の出力 I F E を示す装置内部ヘッダ 80 H を付与した後、S W E 1 経由で所望の出力 I F E 2 (本例の場合、I F E 2-n) へと転送される。なお、上位レイヤ処理の一般的なものとしては、R T P や H T T P のヘッダ、U R L、クッキー、S S L I D、ア

40

アプリケーション識別子、ファイル拡張子などにより転送先を判断するものがあげられる。これらは、機能の違いや、エンハンス等により、異なる X F P モジュールとして提供され、必要に応じて搭載される。

次に別の実施例として、ひとつの高機能モジュールの処理能力が不足してきた場合に、同一の高機能モジュールを追加搭載する場合など、性能に対するスケーラリティを実現する場合の例について説明する。

図 15 には、X F P 3-1 の処理能力を増強する場合に、X F P 3-1 と同種の機能拡張パケット処理部である X F P 3-4 を追加搭載して、この 2 つの X F P 間で負荷分散処理を行う例を示している。I F E 2-1 に入力したレイヤ 3 パケット 90 (データ部 91 およびパケットヘッダ部 92 より構成される) および、パケット 100 (データ部 101 お

50



よびパケットヘッダ部 102 より構成される)は、入力側転送処理部 23 にて、それぞれのヘッダ部分が取り出されて、パケットヘッダ 92 に対しては、×F P 3-1 宛での装置内部ヘッダ 92 H が、また、パケットヘッダ 102 に対しては、×F P 3-4 宛での装置内部ヘッダ 102 H が付与される。装置内部ヘッダに従い、パケットヘッダ 92 は×F P 3-1 にて処理され、パケットヘッダ 102 は×F P 3-4 にて負荷分散的に処理される。

ここで、×F P 間で負荷分散を実現する方法について 3 通りの方式を説明する。図 16 を用いて、まず、第 1 の方式を説明する。入力側転送処理部 23 内の宛先×F P ヘッダ付与部 233 A は、ヘッダ解析・機能判定部 2331、ハッシュテーブル 2332、および、宛先×F P ヘッダ付与・生成部 2333 より構成される。宛先×F P ヘッダ付与部 233 A に入力された IP パケットは、ヘッダ解析・機能判定部 2331 にて機能毎の判定が行われる。(本例では、レイヤ 3 処理に相当する×F P 3-1、もしくは、×F P 3-4 での機能であることが判定される)。その後、ハッシュテーブル 2332 にて、送信 IP アドレス(ソース IP アドレス:SID)もしくは、送信 IP アドレスと宛先 IP アドレス(DID)の組合せをベースとしたフロー情報をキーにしたハッシュ処理が行われ、対応する×F P (本例では、パケットヘッダ 92 は×F P 3-1、パケットヘッダ 102 は×F P 3-4)に振り分けられる。ハッシュテーブル 2332 の演算結果に基づき、パケットヘッダ 92 に対しては、×F P 3-1 宛での装置内部ヘッダ 92 H が、また、パケットヘッダ 102 に対しては、×F P 3-4 宛での装置内部ヘッダ 102 H が宛先×F P ヘッダ付与・生成部 2333 にて付与される。この方式では、同一のフローは同一の×F P により処理されるため、負荷分散処理によるパケット順序の逆転は発生しないが、フローが偏った場合には、効率的な負荷分散が行えないという特徴を持つ。

図 17 を用いて、次に、第 2 の負荷分散方式について説明する。入力側転送処理部 23 内の宛先×F P ヘッダ付与部 233 B は、ヘッダ解析・機能判定部 2331、シーケンスナンバ発生部 2334、および、宛先×F P ヘッダ付与・生成部 2333 より構成される。また、ヘッダ抽出解析部 234 B は、ヘッダ抽出機能判定部 2351 およびリシーケンスバッファ 2352 より構成される。宛先×F P ヘッダ付与部 233 B に入力された IP パケットは、ヘッダ解析・機能判定部 2331 にて機能の判定が行われる。本例では、レイヤ 3 処理に相当する×F P 3-1、もしくは、×F P 3-4 での機能であることが判定される。その後、シーケンスナンバ発生部 2334 にて、フロー毎の IP パケットに対してシーケンスナンバの生成が行われる。また、シーケンスナンバ発生部 2334 ではフロー毎のシーケンスナンバが管理されている。次に、宛先×F P ヘッダ付与・生成部 2333 に入力されたパケットは、機能毎に、複数の×F P 間で巡回的に振り分けが行われる。(本例では、×F P 3-1、もしくは、×F P 3-4 に対して巡回的に振り分けが行われる。)この方式では、同一のフローは必ずしも同一の×F P 3 により処理されるとは限らないため、負荷分散処理によるパケット順序の逆転が発生する。そこで、×F P 3 により処理が施されたパケットは、ヘッダ抽出解析部 234 B において、パケット順序の再構成が行われる。具体的には、パケットは、ヘッダ解析機能判定部 2351 により該当する機能およびフロー単位が識別され、これらを元にリシーケンスバッファ 2352 に格納され、宛先×F P ヘッダ付与部 233 A で付与されたシーケンスナンバを元に順序制御が行われる。

#### 【0008】

図 18 は、本発明のパケット通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

図 19 は、本発明のパケット通信装置の機能拡張パケット処理部(×F P)の別の構成例を示すブロック図である。

入力側転送処理部 23 内の宛先×F P ヘッダ付与部 233 C は、ヘッダ解析・機能判定部 2331、宛先×F P ヘッダ付与・生成部 2333 より構成される。また、ヘッダ抽出解析部 234 C は、ヘッダ解析機能判定部 2351、リシーケンスバッファ 2352、および管理パケット抽出部 2353 より構成される。さらに、入力側転送処理部 23 は、×F

10

20

30

40

50



P負荷状態管理部236を有する。宛先×F Pヘッダ付与部233Cに入力されたI Pパケットは、ヘッダ解析・機能判定部2331にて機能毎の判定が行われる。機能が判定されると、これを×F P負荷状態管理部236に通知する。×F P負荷状態管理部236では、各×F P毎の負荷状態を管理しており、該当機能についての×F Pが複数搭載されている場合には、最も負荷の軽い×F Pを選択してこれを宛先×F Pヘッダ付与・生成部2333に通知する。宛先×F Pヘッダ付与・生成部2333においては、×F P負荷状態管理部236からの指示を受けた×F Pに該当する装置内ヘッダをパケットに付与する。この方式においても、同一のフローは必ずしも同一の×F Pにより処理されるとは限らないため、負荷分散処理によるパケット順序の逆転が発生する。そこで、×F Pにより処理が施されたパケットは、ヘッダ抽出解析部234Bにおいて、パケット順序の再構成が行われる。具体的には、パケットは、ヘッダ解析機能判定部2351により該当する機能およびフロー単位が識別され、これらを元にリシーケンスバッファ2352に格納され、宛先×F Pヘッダ付与部233Cで付与されたシーケンスナンバを元に順序制御が行われる。

10

また、本方式では、図19に示すように各×F Pにおいては、自身の負荷を観測し、定期的に負荷状態をI F E 2に通知するための、負荷観測・管理パケット発生部38を有する構成とする。各I F Eでは、×F Pから管理パケットを定期的に受信すると、これを管理パケット抽出部2353にて抽出し、負荷情報を×F P負荷状態管理部236に通知する。

図20を用いて本発明の別の実施例を説明する。

20

×F P 3-2で説明した例のように、×F P 3において上位レイヤの処理を行う場合には、パケット全体を×F P 3を送受信する必要があるため、上位レイヤ処理を希望するパケットが多数装置に入力された場合には、論理バス5の帯域がネックとなり、上位レイヤ処理の効率が低下する可能性がある。そこで、図20に示すように、×F T R 6（機能拡張パケット処理トランクモジュール）を追加する。×F T R 6は、上位レイヤ処理専用のモジュールであり、I F E 2と同一のS W E 1のインタフェースを持つ。×F T R 6はS W E 1を介してI F E 2に接続されるため、上位レイヤ処理のパケットが増えた場合の論理バス5の帯域ネックが解消できる。×F T R 6は上位レイヤの機能毎に複数毎搭載可能である（図20では、×F T R 6A、×F T R 6Bの2毎のモジュールが搭載されている）。もちろん、図30に示すように×F Pモジュールが搭載されず、×F T Rモジュールのみを搭載する構成も可能である。また、前述の例で示したように、同機能の×F T Rモジュールを複数毎搭載して、負荷分散を行うことにより、処理性能のスケラビリティを実現することも可能である。負荷分散を行う場合に、I F E 2に搭載される必要機能については、図16から図19と同様であるため説明を省略する。以下、I F E 2、×F T Rの実装例について説明する。図31は、バックプレーン200に対して、複数のI F E（2-1～2-6）およびS W E（1-2、1-2）が搭載されており、スロット201およびスロット202は空きの状態となっている例を示している。この空きスロット201、202に対しては、図32に示すように新たなI F E（2-7、2-8）を搭載することも可能であり、また、図33に示すように×F T R（6A、6B）を搭載することも可能である。

30

40

本発明の別の実施例について、図34、35を用いて説明する。この実施例では、高機能パケット処理部は、スロットに搭載され、自らもスロットを有する第1のモジュールと、第1のモジュールのスロットに接続される第2のモジュールから構成されている。

図34に示すように、×F P 2の実装形態として、I F Eスロットに対して接続アダプター（A D P 7）を介して接続を行う。

図35はアダプター部の斜視図を示している。A D P 7はS W E 1から受信したパケットをヘッダに基づき複数の×F P（本例では、8A-1～8A-3）に振分けを行い、また、複数の×F P（8A-1～8A-3）から受信したパケットを多重してS W E 1に送出する機能を有する。本実装形態を用いることで、×F P 2専用のスロットおよび配線5を予め用意しておく必要がなくなり、また、×F T Rを実装する場合のように、I F Eのス

50



ロットが単一の高機能モジュールで専用されることなく、ひとつのI F Eスロットに対して、複数の×F Pを必要に応じて順次追加搭載することが可能となる。図21を用いて本発明のさらに別の実施例を説明する。

I F E 2内の入出力転送処理部23内に入出力I / F選択回路237を設ける。論理バス5を経由して×F P 3と送受信が行われるパケットヘッダおよびパケットには、装置内部ヘッダが付与されるが、この装置内部ヘッダ形式はS W E 1に対して、送受信されるパケットに付与される装置内部ヘッダ形式と同形式とする。図22に示すように、論理バス5に障害が発生して、使用負荷になった場合、高機能処理を希望するパケットもしくはパケットヘッダは、入出力I / F選択回路237にて、パケットの送出先を×F P I / F 26ではなく、パケットバッファ24を介してS W E 25経由で×F P 3にアクセスを行う。図22においては、図8におけるパケット70のパケットヘッダ72が論理バス5ではなくS W E 1を使用して×F P 3-1にアクセスする例を示している。また、×F P 3においても、高機能処理後のパケットもしくはパケットヘッダは論理バス5を使用せずに、S W E 1経由で送信元のI F E 2に返送する。以上のように、論理バス5においてのデータ転送形式をS W E 1においてのデータ転送形式と同一にしておくことで、論理バス5障害時には、S W E 1経由を予備経路として使用することが可能となるため、論理バス5を二重化することなく、信頼性の高いシステムが、低コストで実現可能となる。

本発明のさらに別の実施例を図24、図25を用いて説明する。

前述の説明では、I F E 2と×F P 3との間の通信は、論理バス5で接続されているが、本接続機構はイーサネットなどのバス形式の他、図24に示すようにC P S W (C o n t r o l P a c k e t S w i t c h ) 51を用いる構成としても良い。C P S W 51を用いることで、I F E 2と×F P 3のポイント・ポイント接続が可能となり通信帯域を有効に使用可能になる。

図25は本発明のパケット通信装置の構成例を示すブロック図である。図25に示すように、S W E 1を複数枚使用してスイッチを構成する場合には、S W E 1の一枚を制御バス用に割り当て、制御バス用スイッチ面(S W E 52)としても良い。この場合には、物理的に同一のS W E 1を制御バス用にも使用できるという利点がある。

本発明のさらに別の実施例について、図26～図29を用いて説明する。

前述の実施例では、高機能処理を必要とするパケットに関しての処理は、機能拡張パケット処理部である×F P 3において行われているが、本処理の同等機能を、スイッチ部の一部に統合することによっても機能拡張性をもつパケット通信装置を提供することが可能である。

図26で示すパケット通信装置においては、複数のS W E 1に対して、複数のF S W E (F u n c t i o n a l S w i t c h E l e m e n t ) 10が追加搭載可能な構成となっている。インタフェースエレメントにおいて、単純レイヤ2パケットと判定されたものは、バッファレスのS W E 1に転送され、高機能処理を必要とするパケットは、F S W E 10に転送される。この構成においては、機能拡張パケット処理部は、複数の回線インタフェース2-1と接続されるクロスバススイッチ10を有している。機能拡張パケット処理部の有するクロスバススイッチ10と通常のクロスバススイッチ1は、共通のスロットに接続可能である。回線インターフェイスからの接続経路は、機能拡張パケット処理部の有するクロスバススイッチ10と通常のクロスバススイッチ1で別個独立になっている。

図27を用いて本構成のインタフェースエレメントI F E 2Bの入力側機能ブロックについて説明する。I F E 2Bの入力側は、ネットワークインタフェース21、レイヤ2中継処理部22、入力側転送処理部23、パケットバッファ24、S W E I / F 25および、F S W E I / F 27より構成される。装置に入力されたフレームは、まず、ネットワークインタフェース21にて、物理層処理が行われる。イーサネットの場合にはM A C (M e d i a A c c e s s C o n t r o l ) 層の処理が行われる。その後、レイヤ2中継処理部22にて、フレーム内にある宛先アドレス、送信元アドレス、V I D (V L A N I D )、F D B (F o r w a r d i n g D a t a B a s e ) などを利用して、判定作業が行われる。この判定作業により、宛先のM A Cアドレスの目的出力ポートを特定する。

10

20

30

40

50



その後、入力側転送処理部 23 にて、入力フレーム（レイヤ 3 ではパケットと呼ばれる）に対して、高機能処理をするか否かの判定を行う。入力側転送処理部 23 は、高機能処理判定部 231、機能別ヘッダ付与部 238 より構成される。まず、入力されたパケットは、パケットのヘッダを識別することにより高機能処理判定部 231 にて、高機能処理が必要か否かの判定が行われる。高機能処理が必要とされないパケット（フレーム）については、その後の処理をバイパスしてパケットバッファ 24 に送信される。パケットバッファ 24 に入力されるパケットは、キューイングされて、他の I F E 2 との間での出力競合制御を行った後に、S W E I / F 25 を通して S W E 1 へ出力される。高機能処理判定部 231 において、高機能処理が必要と判定されたパケットについては、機能に対応した F S W E 1 0 に送信されるように、宛先 F S W E 1 0 行きのヘッダが付与され、その後、F S W E I / F 27 を通して、パケットバッファ 24 は通らずに、F S W E 1 0 に対して出力される。

10

以上のように、回線インターフェイスは、いずれのクロスバススイッチに入力パケットを振り分けるかを決定する振り分け機能を有する。また、回線インターフェイスはいずれのスイッチにも対応できるように、インターフェイス F S W E I / F、S W E I / F を有している。

図 28 を用いて次に F S W E 1 0 の構成について説明する。F S W E 1 0 は、機能処理部である F P 11、入力パケットバッファ 12 および出力パケットバッファ 13 より構成される。I F E 2 から送信されたパケットは、入力パケットバッファ 12 に入力される。入力パケットバッファ 12 においては、入力されるパケットは、多重部 120 により、多重されて F I F O バッファ 121 にキューイングされる。F I F O バッファにキューイングされたパケットは読み出されて、F P 11 に入力される。F P 11 に入力されたパケットは、ルーティング処理部 110 にて、ヘッダが取り出され、宛先ポート検索、フィルタリング、Q O S などの処理が行われる。各 I P アドレスに対しての処理内容はルーティングテーブル 111 に格納されている。ルーティングテーブル 111 により得られた情報を元に、宛先ポート情報を含む装置内部ヘッダをパケットに付与する。その後パケットは出力パケットバッファ 13 へ入力される。出力パケットバッファ 13 に入力されたパケットは、ルーティング処理部 110 で付与された装置内ヘッダの情報を元に、出力 I F E 2 毎の F I F O バッファ 131 に格納された後、所望の I F E 2 に対して出力される。図 28 の例においては、レイヤ 3 パケットに対する処理を行う例を示したが、F S W E 1 0 は、図 14 で説明したような上位レイヤ処理の機能等を持つ拡張機能パケット処理モジュールとして提供される。

20

30

図 29 を用いて本構成のインタフェースエレメント I F E 2 B の出力側機能ブロックについて説明する。I F E 2 B の出力側の機能ブロックとしては、S W E I / F 25、F S W E I / F 26、パケットバッファ 27、出力側転送処理部 28、および、ネットワークインタフェース 21 より構成される。S W E 1 から転送されたパケットは、S W E I / F 25 を通してパケットバッファ 27 に入力される。F S W E 1 0 から転送されたパケットは、F S W E I / F 26 を通してパケットバッファ 27 に入力される。S W E 1 でのパケット転送形態がセル形式、つまり、固定長の複数パケット形式で行われる場合には、パケットバッファ 27 にて元の可変長パケットへの再構成が行われる。また、パケットバッファ 27 においては、品質クラス別の応じた優先出力制御が行われる場合もある。パケットバッファ 27 から出力されたパケット（レイヤ 3 パケットの場合）は、出力側転送処理部 28 にて、次に転送する宛先に向けてヘッダの書き換えが行われる。具体的には、宛先 M A C アドレスをネクストホップ（N e x t H o p）と呼ばれる、宛先までの次の経路にあるルータ（スイッチ）を M A C アドレスに書き換える。その後、パケットはネットワークインタフェース 21 を通じて出力回線から次の宛先に向けて出力される。

40

図 36 により、最後に、前述の I F E 2 における高機能処理機能部分を選択搭載可能な構成について示す。本構成では、入力側転送処理部 23 を追加搭載可能なソケット部 2301 および 2 つのセクタ 2303 A、2303 B を有する。入力側転送処理部 23 が搭載されない場合には、ソケット部 2301 をバイパスして結線 2302 を使用するようにな

50



レクタ 2303A、2303B を切り替え、また、入力側転送処理部 23 が搭載される場合には、これを使用するようにレクタ 2303A、2303B を切り替る。本構成により、L2 単純転送のみ行う IFE2 では、高機能処理部 23 を搭載する必要が無く、低コストでの IFE モジュール提供が可能になる。

このように、本実施例によれば、機能追加が柔軟に可能なパケット通信装置が提供できる。具体的には、レイヤ 2 の単純転送機能のみの提供によるパケット通信装置をベースモデルとし、上位レイヤ処理や、高機能サービスなどの機能が要求される場合には、必要に応じてこれらを、高機能パケット処理モジュールもしくは高機能スイッチモジュールとしてベースモデルに追加可能となるようなパケット通信装置が提供できる。

【0009】

10

【発明の効果】

以上説明した実施例によれば、次のような効果が期待できる。

(1) パケット通信装置を構成する場合に、レイヤ 2 の単純転送機能のみを有するパケット通信装置をベースモデルとし、上位レイヤ処理や、高機能サービスなどの機能を高機能モジュールとしてベースモデルに追加が可能であるような機能拡張性を有するパケット通信装置が提供できる。

(2) レイヤ 2 の単純転送機能のみを有するパケット通信装置をベースモデルとし、上位レイヤ処理や、高機能サービスなどの機能をベースモデルに高機能モジュールとして追加が可能であるような機能拡張性を有するパケット通信装置において、高機能モジュールへの通信パスの予備パスとしてスイッチ経由パスを使用することにより、低コストで信頼性の高いパケット通信装置を提供できる。

20

【図面の簡単な説明】

【図 1】本発明のパケット通信装置の機能ブロックを示すブロック図である。

【図 2】従来のパケット通信装置の構成を示すブロック図である。

【図 3】従来のパケット通信装置の構成を示すブロック図である。

【図 4】本発明のパケット通信装置のインタフェースモジュールの一構成を示すブロック図である。

【図 5】本発明のパケット通信装置の構成例を示すブロック図である。

【図 6】本発明のパケット通信装置の構成例を示すブロック図である。

【図 7】本発明のパケット通信装置の構成例を示すブロック図である。

30

【図 8】本発明のパケット通信装置の構成例を示すブロック図である。

【図 9】本発明のパケット通信装置の構成例を示すブロック図である。

【図 10】本発明のパケット通信装置の機能拡張パケット処理部 (XFP) の構成例を示すブロック図である。

【図 11】本発明のパケット通信装置の構成例を示すブロック図である。

【図 12】本発明のパケット通信装置の構成例を示すブロック図である。

【図 13】本発明のパケット通信装置の構成例を示すブロック図である。

【図 14】本発明のパケット通信装置の機能拡張パケット処理部 (XFP) の別の構成例を示すブロック図である。

【図 15】本発明のパケット通信装置の構成例を示すブロック図である。

40

【図 16】本発明のパケット通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

【図 17】本発明のパケット通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

【図 18】本発明のパケット通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

【図 19】本発明のパケット通信装置の機能拡張パケット処理部 (XFP) の別の構成例を示すブロック図である。

【図 20】本発明のパケット通信装置の構成例を示すブロック図である。

【図 21】本発明のパケット通信装置のインタフェースモジュールの別の構成例を示すブ

50



ブロック図である。

【図 22】本発明の packets 通信装置の構成例を示すブロック図である。

【図 23】本発明の packets 通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

【図 24】本発明の packets 通信装置の構成例を示すブロック図である。

【図 25】本発明の packets 通信装置の構成例を示すブロック図である。

【図 26】本発明の packets 通信装置の構成例を示すブロック図である。

【図 27】本発明の packets 通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

【図 28】本発明の packets 通信装置のスイッチモジュールの構成を示すブロック図である。 10

【図 29】本発明の packets 通信装置のインタフェースモジュールの別の構成例を示すブロック図である。

【図 30】本発明の packets 通信装置の構成例を示すブロック図である。

【図 31】本発明の packets 通信装置の実装構成の例である。

【図 32】本発明の packets 通信装置の実装構成の例である。

【図 33】本発明の packets 通信装置の実装構成の例である。

【図 34】本発明の packets 通信装置の構成例を示すブロック図である。

【図 35】本発明の packets 通信装置の実装構成の例である。

【図 36】本発明の packets 通信装置のインタフェースモジュールの別の構成例を示すブロック図である。 20

【符号の説明】

1・・・スイッチエレメント (SWE), 2・・・インタフェースエレメント (IFE)  
3・・・機能拡張 packets 処理部 (xFP), 4・・・ルーティングマネージャエレメント (RME), 5・・・論理バス。

【図 1】

【図 2】

図1

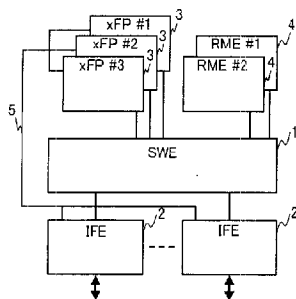
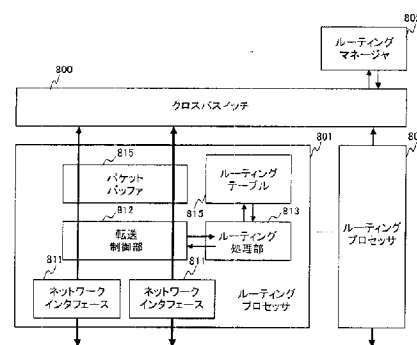
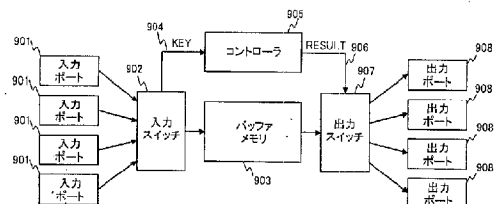


図2



【図 3】

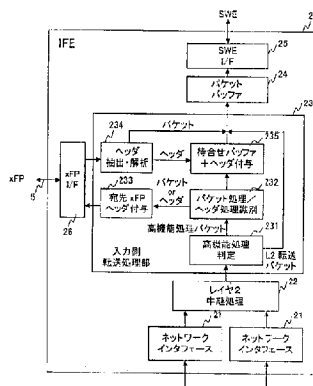
図3





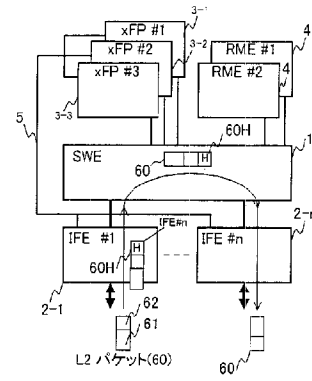
【図 4】

図4



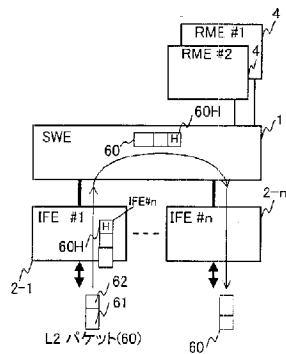
【図 5】

図5



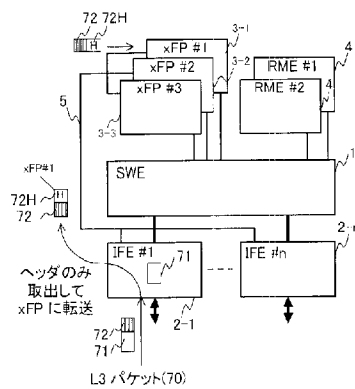
【図 6】

図6



【図 7】

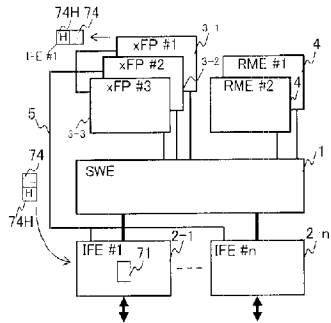
図7





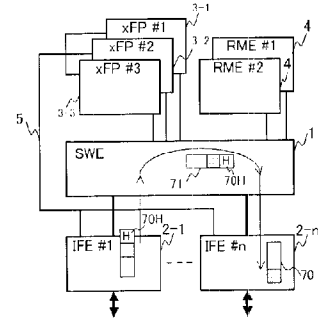
【図 8】

図8



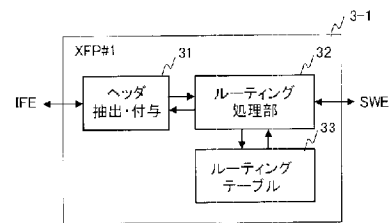
【図 9】

図9



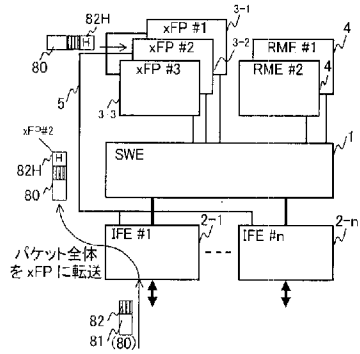
【図 10】

図10



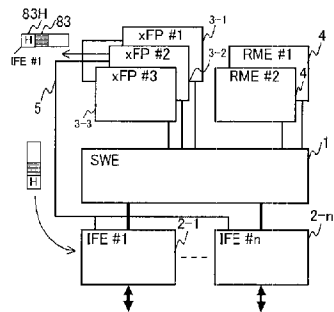
【図 11】

図11



【図 12】

図12



【図 13】

図13

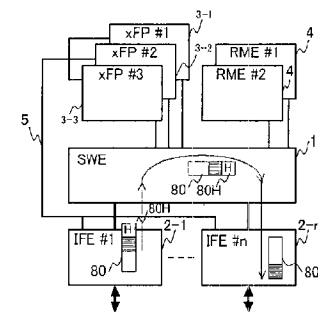




图14

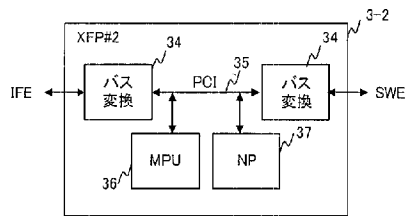


図15

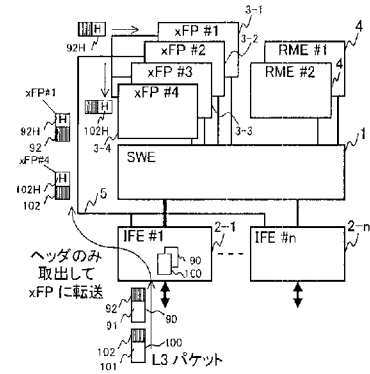


图 16

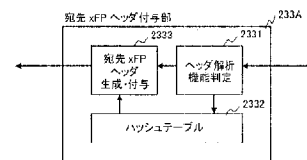


图17

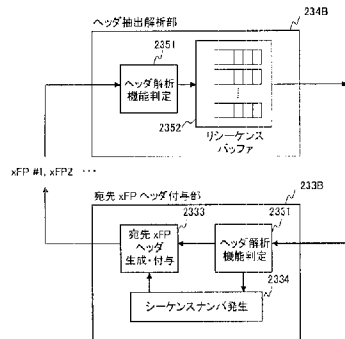


图 19

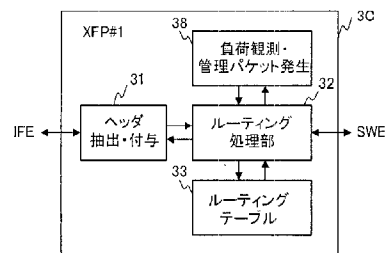
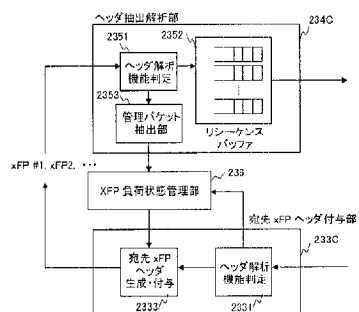


图 18



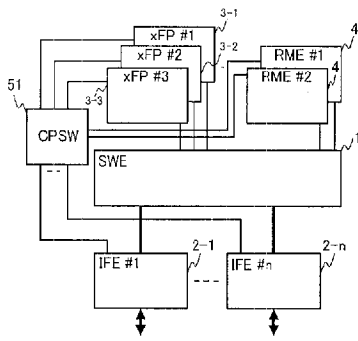






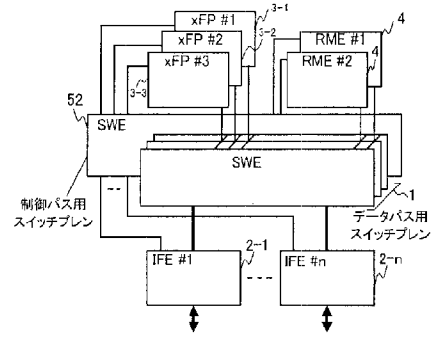
【図 24】

図24



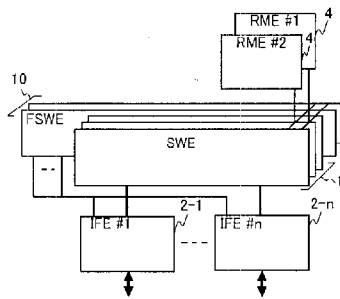
【図 25】

図25



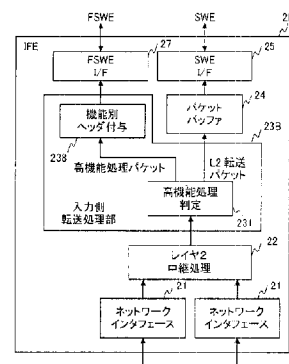
【図 26】

図26



【図 27】

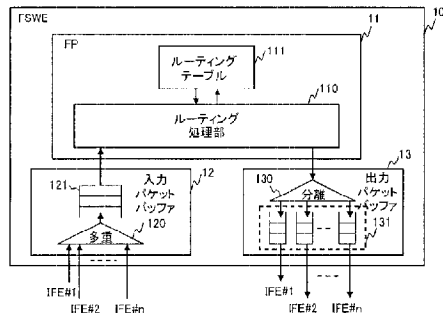
図27





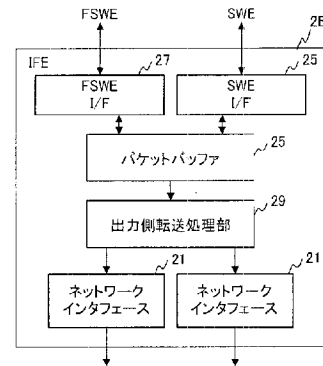
【図 28】

図28



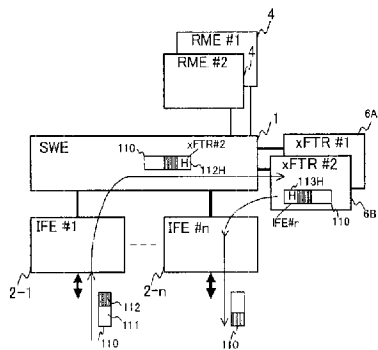
【図 29】

図29



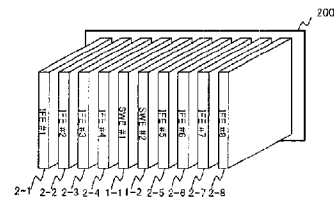
【図 30】

図30



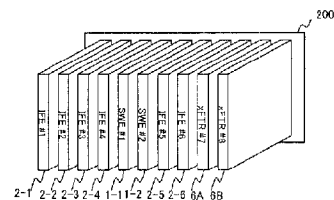
【図 32】

図32



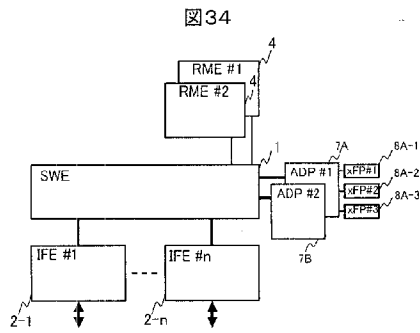
【図 33】

図33

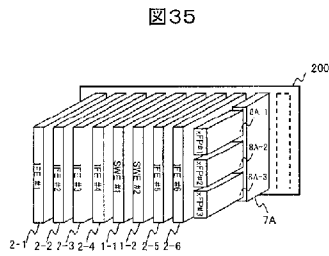




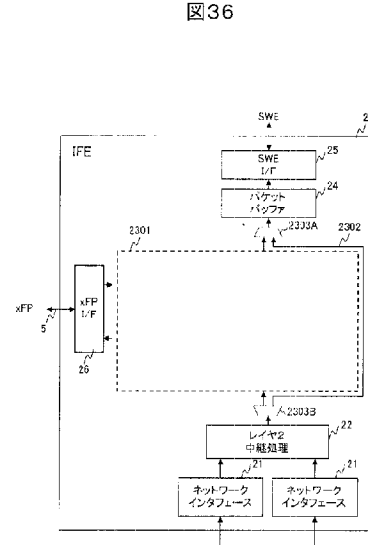
【図 34】



【図 35】



【図 36】





---

フロントページの続き

【要約の続き】

【選択図】 図 1